



DIALOG(R)File 345:Inpadoc/Fam.& Legal Stat
(c) 2004 EPO. All rts. reserv.

12145878

Basic Patent (No,Kind,Date): JP 6330322 A2 19941129 <No. of Patents: 002>

PRODUCTION OF INSULATING FILM (English)

Patent Assignee: SEMICONDUCTOR ENERGY LAB

Author (Inventor): ITO KENJI; CHIYOU KOUYUU

IPC: *C23C-016/40; C23C-016/50; H01L-021/203; H01L-021/205; H01L-021/316

CA Abstract No: 122(12)148159S

Derwent WPI Acc No: C 95-049366

Language of Document: Japanese

Patent Family:

Patent No	Kind	Date	Applic No	Kind	Date
JP 6330322	A2	19941129	JP 93177193	A	19930520 (BASIC)
JP 3387977	B2	20030317	JP 93177193	A	19930520

Priority Data (No,Kind,Date):

JP 93177193 A 19930520

DIALOG(R)File 347:JAPIO
(c) 2004 JPO & JAPIO. All rts. reserv.

04658422

PRODUCTION OF INSULATING FILM

PUB. NO.: 06-330322 [JP 6330322 A]
PUBLISHED: November 29, 1994 (19941129)
INVENTOR(s): ITO KENJI
CHIYOU KOUYUU
APPLICANT(s): SEMICONDUCTOR ENERGY LAB CO LTD [470730] (A Japanese
Company
or Corporation), JP (Japan)
APPL. NO.: 05-177193 [JP 93177193]
FILED: May 20, 1993 (19930520)
INTL CLASS: [5] C23C-016/40; C23C-016/50; H01L-021/203; H01L-021/205;
H01L-021/316
JAPIO CLASS: 12.6 (METALS -- Surface Treatment); 42.1 (ELECTRONICS --
Electronic Components); 42.2 (ELECTRONICS -- Solid State
Components)
JAPIO KEYWORD:R002 (LASERS); R004 (PLASMA); R020 (VACUUM TECHNIQUES);
R096
(ELECTRONIC MATERIALS -- Glass Conductors)

ABSTRACT

PURPOSE: To improve step coverage and to increase the rate of film formation by applying electromagnetic energy and the energy of UV to an atmosphere containing organosilane having ethoxy groups and oxygen and forming a silicon oxide film on a substrate.

CONSTITUTION: A pair of flat plate-shaped electrodes are arranged parallel to each other at ≤ 15 mm interval in a chamber, a substrate is disposed at one of the electrodes and the chamber is filled with an atmosphere containing organosilane having ethoxy groups and oxygen. The organosilane is represented by chemical formula $\text{Si}(\text{OC}(\text{sub } 2)\text{H}(\text{sub } 5))(\text{sub } 4)$, $\text{Si}(\text{sub } 2)\text{O}(\text{OC}(\text{sub } 2)\text{H}(\text{sub } 5))(\text{sub } 6)$, $\text{Si}(\text{sub } 3)\text{O}(\text{sub } 2)(\text{OC}(\text{sub } 2)\text{H}(\text{sub } 5))(\text{sub } 8)$, $\text{Si}(\text{sub } 4)\text{O}(\text{sub } 3)(\text{OC}(\text{sub } 2)\text{H}(\text{sub } 5))(\text{sub } 10)$ or $\text{Si}(\text{sub } 5)\text{O}(\text{sub } 4)-(\text{OC}(\text{sub } 2)\text{H}(\text{sub } 5))(\text{sub } 12)$. Electromagnetic energy and the energy of UV are then applied to the atmosphere and a silicon oxide film is formed on the substrate. After this film formation, the energy of UV is applied to the film under heating to anneal the film.

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平6-330322

(43) 公開日 平成6年(1994)11月29日

(51) Int. Cl.

識別記号

F I

C23C 16/40

16/50

H01L 21/203

S 8122-4M

21/205

21/316

X 7352-4M

審査請求 未請求 請求項の数 4 F D (全 6 頁)

(21) 出願番号 特願平5-177193

(71) 出願人 000153878

株式会社半導体エネルギー研究所

(22) 出願日 平成5年(1993)5月20日

神奈川県厚木市長谷398番地

(72) 発明者 伊藤 健二

神奈川県厚木市長谷398番地 株式会社半
導体エネルギー研究所内

(73) 発明者 張 宏勇

神奈川県厚木市長谷398番地 株式会社半
導体エネルギー研究所内

(54) 【発明の名称】 絶縁膜の作製方法

(57) 【要約】

【目的】 ステップカバレッジと成膜速度の向上を得ることを目的とする。

【構成】 一对の電極の一方の電極に配置された基体上に酸化珪素膜を形成する方法であって、一对の電極の間隔を10mm以下とし、成膜雰囲気としてエトキシ基を有する有機シランであるTEOSガスと酸素ガスとの混合雰囲気をを用い、さらにこの混合雰囲気に電磁エネルギーと紫外線のエネルギーを与えることによって、ステップカバレッジと成膜速度の向上を得る。

【００１０】上記発明は、絶縁ゲイト型電界効果半導体装置のゲイト絶縁膜の作製、半導体装置（ＩＣ等の集積回路も含む）の地下酸化珪素膜や層間絶縁膜やパッシベーション膜の作製に利用できる。従って、本発明における基体としては、絶縁ゲイト型電界効果半導体装置のチャネル形成領域、ＩＣの電極配線、絶縁性基板、半導体基板、半導体層、等々の絶縁膜を必要とする部分が全て

含まれる。

【0011】また、本発明は、成膜が行われる際の基体の温度を、650度以下、特に450度以下の温度とすることができる。この成膜の際の温度の下限は、200度程度であるが、成膜速度の点を考慮すると、350度程度で行うことが好ましい。

【0012】また本発明においては、電極間隔を15mm以下とすることによって、成膜速度を向上させたことを特徴とするものである。この電極間隔は、基体の厚さや成膜条件、さらには反応性気体の導入方法等によって制限されるものであるが、できる限り狭くした方が大きな成膜速度を得ることができる。

【0013】また、本発明において、予め有機シランと酸素とを含む混合気体を紫外線のエネルギーによって、予備励起させることは有用である。この予備励起によって、効果的に有機シランを分解活性化せしめ、しかも酸素との反応を促進させることができる。

【0014】また本発明において、下地に半導体を用いる場合、事前に下地の半導体（シリコンを主成分とするものが好ましい）膜を酸素を含むプラズマ雰囲気中にさらしておくことよい。この結果、界面単位密度が低下し信頼性が向上する。また、この際には、酸素以外に塩化水素もしくはトリクロロエチレン、トリクロロエタン、ジクロロメタン等の塩素を有する材料を混入させてもより一層の効果を得ることができる。

【0015】なお、成膜に用いられる成膜装置のチャンパー（真空室）内は十分にクリーニングして、ナトリウム等のアルカリ元素を減らしておくことが要求される。チャンパーのクリーニングには、チャンパー内に塩素、塩化水素、もしくは塩素を含む炭化水素と、酸素を導入した上で、プラズマを発生させればよい。また、その際にはチャンパー内を150℃以上、好ましくは300℃以上に加熱しておくこと一層の効果を得られる。

【0016】

【作用】エトキシ基を有する有機シランと酸素とを含む雰囲気中電磁エネルギーと紫外線のエネルギーを加えることによって、効果的に有機シランの分解と活性化、さらには酸素との反応を促進させることができ、電磁エネルギーのみでは不十分であったステップカバレッジ（段差被覆性）の問題と、成膜速度の向上を計ることができる。

【0017】また、エトキシ基を有する有機シランとして、TEOSを用いた場合、炭素原子が紫外線の照射により活性化され、酸素原子と反応することによって、二酸化炭素として膜中から排除することができるので、酸化珪素膜中に炭素原子が残存することを低減することができる。また、成膜後に加熱しつつ紫外線の照射によってアニールすることによって、絶縁膜としての膜質の向上を計ることができる。

【0018】

【実施例】

【実施例1】図1に本実施例で用いた成膜装置を示す。図1において、チャンパー61と、紫外光源室69とチャンパー内60とを仕切る石英窓63と、紫外光源室内に配置された紫外光源（水銀ランプ）62と、高周波（13.56MHz）電源67に接続されたメッシュ電極64と、基板または基体66が設置された接地電極65が示されている。また図1には、基板または基体を加熱する機構が示されていないが、ヒータや赤外線ランプによる加熱機構が備えられている。また、ガス供給系や排気系が備えられていることはいうまでもない。

【0019】本実施例は、電極間隔68を0mm以下とすることが特徴である。これは、電極間隔を15mm以下とすることによって、成膜速度の向上とステップカバレッジの向上が実験的に確かめられたことによる。図6に示す成膜装置を用いた実験（電極間隔は15mm）によれば、水銀ランプ62からの紫外線の照射と同時に高周波エネルギーを印加して、TEOSと酸素との混合ガスを用いて、酸化珪素を形成した場合、成膜速度として0.07 $\mu\text{m}/\text{min}$ を得ることができ、しかも良好なステップカバレッジが得られることが確認されている。なお、電極間距離が40mmの場合の成膜速度は、0.001 $\mu\text{m}/\text{min}$ 以下であり、電極間距離を15mmとした場合でも紫外線の照射を行わないと、成膜速度は0.003 $\mu\text{m}/\text{min}$ 以下である。

【0020】電極間距離は、狭い程良いと考えられるが、電極間に基板や基体を配置しなければならない問題や、基板の出し入れの時の基板と電極との接触の問題、上側の電極からのソレークの膜中への混入、といった問題があり限度がある。しかし、可能な限り電極間隔を狭くして成膜を行うことは、有用であると考えられる。

【0021】以下に実験の経緯を説明する。まず、成膜条件を説明する。ここでは基板として高純度シリコンウエファァーを用い、電極間隔68を15mmとして成膜を行った。ここでは、基板温度は300℃とした。また、チャンパー内60には、酸素を300SCCM、TEOSを15SCCM、トリクロロエチレン（以下、TCEという）を2SCCM導入した。RFパワー（13.56MHz）は75W、全圧は5Paである。また、成膜後に350℃、35分の水素雰囲気中で、紫外線を照射しながらのアニールをおこなった。このアニールは、大気や酸素雰囲気で行なってもよい。

【0022】図3は、基板66として高抵抗シリコンウエファァーを用い、この上に成膜した厚さ1000Åの酸化珪素膜の絶縁破壊試験の結果である。酸化珪素膜上には1mmφのアルミニウム電極を形成して電圧-電流の関係をプロットした。図3（C）は基板に特別な処理をおこなわないで、成膜したもので絶縁耐力が低い。しかしながら、基板をチャンパーにセットした後、基板温度300℃、酸素を400SCCM、TCEを0~5SC

5

CM流し、全圧5Paの雰囲気、RFパワー150Wで10分間プラズマ雰囲気にした（この工程では気相反応では被膜は形成されない）後に、引き続いて酸化珪素膜を堆積すると図3（A）に示すように良好な耐圧を示す酸化珪素膜が得られた。

【0023】しかしながら、酸化珪素成膜時のTCEの流量を4SCCM以上、例えば、5SCCMに増やすと図3（B）に示すように耐圧の劣る被膜になってしまった。この結果から、TCEの濃度には最適な値があることが明らかになった。

【0024】図4（A）は、信頼性試験の1つとして、バイアス/温度印加試験によるフラットバンド電圧（ V_{FB} ）の変動（ ΔV_{FB} ）と基板前処理の関係を示したものである。バイアス/温度試験では、150℃で試料に+17Vの電圧を1時間印加した後、室温でそのC-V特性を測定し、さらに、150℃で-17Vの電圧を1時間印加した後、室温でそのC-V特性を測定し、この2回の測定での V_{FB} の差を ΔV_{FB} として評価した。

【0025】前処理を行わなかった試料（図4（A）において、（a）と表示）では、 ΔV_{FB} は5V前後で比較的大きな値を示した。しかし、前処理をおこなうことによってそれは改善された。図4（A）の（b）、（c）の前処理条件を以下に示す。

基板温度：300℃

ガス TEOS：15SCCM

TCE：2SCCM

RFパワー：75W

【0028】その後、プラズマCVD法によって、厚さ500nmのアモルファスシリコン膜を堆積し、これをパターニングして、島状シリコン領域203を形成した。さらに、窒素雰囲気400℃、30分放置することによって、水素出しをおこなった。そして、図2（A）に示すようにレーザーアニールをおこなって、結晶化させた。レーザーにはKrFエキシマーレーザー（波長248nm、パルス幅20ns）を用いた。エネルギー密度は200～350mJ/cm²とした。また、レーザー照射時には基板温度を300～500

基板温度：300℃

ガス 酸素：400SCCM

RFパワー 150W

続いて、成膜をおこなった。主な成膜条件は以下の通りである。また、成膜後に紫外線を照射しながら、アルコ

基板温度：300℃

ガス TEOS：15SCCM

TCE：2SCCM

RFパワー：75W

【0030】次に、シリコンを2%ドーブしたアルミニウム膜を6000Å堆積し、これをパターニングしてゲート電極205を形成した。そして、図2（C）に示すように不純物イオン（磷やホウ素）をプラズマドーピン

6

試料	(b)	(c)
基板温度	300℃	300℃
TCE/酸素	0/400	0.5/400
RFパワー	150W	150W
処理時間	10分	10分

図4から、TCEを用いて基板の前処理をおこなうことによって、より一層の改善が見られることが確かめられた。

【0026】同様な改善は成膜後にアニールをおこなうことによって得られる。アニールは1気圧のアルゴン雰囲気300～570℃で、1時間おこなった。アニール温度と ΔV_{FB} の関係を図4（B）に示す。特に450℃以下の温度で ΔV_{FB} の低減が観測され、600℃に近づくにつれて一定の値に漸近する傾向がうかがえる。このことから、成膜後のアニールは信頼性向上に寄与することが明らかにされた。

【0027】以上の実験から得られた結果を用いて、TFETを作製した。その工程を図2に示す。まず、基板（コーニング7059）201上に厚さ2000Åの下の酸化珪素膜202をTEOS、酸素、TCEを原料とする紫外線の照射を併用したプラズマCVD法によって形成した。用いた装置は図1に示したものと同一である。主な条件は以下の通りである。

全圧：5Pa

酸素：300SCCM

℃、例えば450℃に保った。

【0029】その後、図2（B）に示すように、この島状シリコン領域203を覆って、ゲート絶縁膜として厚さ1000Åの酸化珪素膜204をTEOS、酸素、TCEを原料とするプラズマCVD法によって形成した。成膜に先立って、基板の前処理をおこなった。前処理と成膜は、図1に示す装置を用い、電極間距離15mmで紫外線を照射しながら行った。前処理の主な条件を以下に示す。

全圧：5Pa

TCE：0.5SCCM

処理時間 10分

ン雰囲気、550℃で1時間のアニールをおこなった。

全圧：5Pa

酸素：300SCCM

グ法によって、ゲート電極205をマスクとして自己整合的に導入し、不純物領域206、207を形成した。不純物が形成されなかった領域はチャネル形成領域208となる。ドーピングはゲート絶縁膜を通しておこな

れるので、銅の場合は80kVの、また、ホウ素の場合は65kVの加速電圧が必要であった。また、ドーズ量は $1 \times 10^{11} \sim 4 \times 10^{11} \text{ cm}^{-2}$ が適当であった。

【0031】その後、図2(D)に示すように、再びレーザーアニール法によって、不純物の活性化をおこなった。レーザーにはKrFエキシマーレーザー(波長248nm、パルス幅20nsec)を用いた。エネルギー密度は200~350mJ/cm²とした。また、レーザー照射時には基板温度を300~500℃に保つても

基板温度: 300℃

ガス TEOS: 30SCCM

RFパワー: 100W

【0033】そして、層間絶縁物にコンタクトホール210、211を形成し、アルミニウムによってTFTのソース、ドレインに電極212、213を形成した。アルミニウムの代わりにチタン、窒化チタンを用いてもよい。以上によってTFTを完成することができた。得られたTFTの歩留りはゲート絶縁膜のステップカバレッジが改善されたことと、ゲート絶縁膜の信頼性が向上したために歩留りが著しく改善された。

【0034】上記TFTの作製において、特に、紫外線を照射することによって、ステップカバレッジを改善できたこと、さらには膜中に炭素が残留することを抑制できたこと、がTFTの信頼性の向上に寄与したものと考えられる。

基板温度: 300℃

ガス TEOS: 15SCCM

RFパワー: 75W

そして成膜後、紫外線を照射しながら300度、1時間のアニールを行なった。

【0038】本実施例のように、高いステップカバレッジを必要とされる絶縁膜を形成するには、本発明を利用することが有用である。また、以上の実施例においては、層間絶縁膜としての酸化珪素膜を形成するのみの例であるが、成膜ガスとして、PII₂を添加すれば、絶縁膜中にFを添加することができ、B、H₂を用いれば、Bを膜に添加できる。また、膜中に塩素やハロゲン元素を含ませることもできる。

【0039】

【効果】本発明によって、得られる酸化珪素膜がゲート絶縁膜として十分に信頼性に優れていることは以上に述べたとおりである。しかも、信頼性だけでなく、歩留りの向上にも寄与することが明らかになった。また、ステップカバレッジと成膜速度の向上を得ることができ、量産性を向上させることができた。このように本発明は産業上、有益な発明である。

よい。レーザー照射終了後、0、1~1気圧の分圧の水素雰囲気、350℃で35分間のアニールをおこなった。

【0032】次に、層間絶縁物として厚さ5000Åの酸化珪素膜209を堆積した。酸化珪素膜209はTEOS、塩素、TCEを原料とするプラズマCVD法によって形成した。用いた装置は図1に示したものと同一である。主な成膜条件は以下の通りである。

全圧: 5Pa

酸素: 300SCCM

【0035】〔実施例2〕本実施例は、1Cの層間絶縁膜として本発明を利用した例である。

【0036】図5に1C(DRAM)の断面図を示す。図面において、51が素子部分であり、ここにMOS型トランジスタやキャパシタが作り込まれている。また52は層間絶縁膜であり、PPSG等で構成される。53はアルミ配線であり、該アルミ配線53上に層間絶縁膜である酸化珪素膜54が示されている。本実施例は、この層間絶縁膜54を形成する例である。

【0037】層間絶縁膜54の作製条件の一例を以下に示す。用いる装置は図1に示したものと同一である。主な条件は以下の通りである。

全圧: 5Pa

酸素: 300SCCM

【図面の簡単な説明】

【図1】 実施例に用いられた成膜装置の概念図を示す。

【図2】 実施例におけるTFTの作製工程図を示す。

【図3】 実施例において得られた絶縁被膜の耐圧特性を示す。

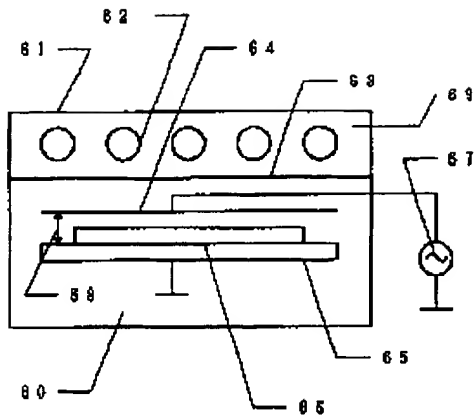
【図4】 実施例において得られた絶縁被膜のΔV_t特性を示す。

【図5】 実施例で用いた1Cの断面図を示す。

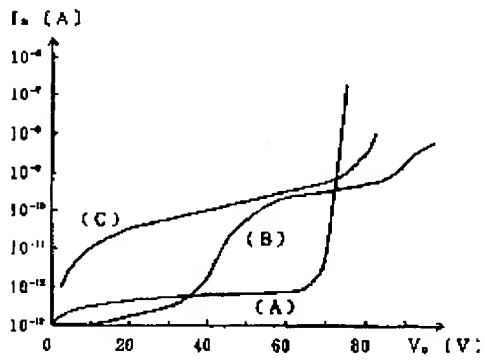
【符号の説明】

61	・・・チャンバー
67	・・・高周波電源
65、64	・・・電極
68	・・・電極間隔
62	・・・紫外光源
63	・・・石英窓
66	・・・基板

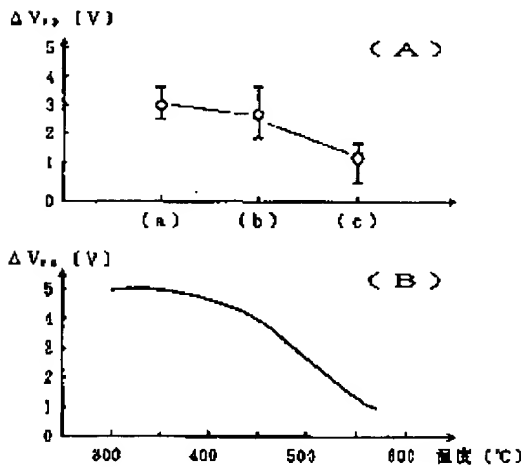
【図1】



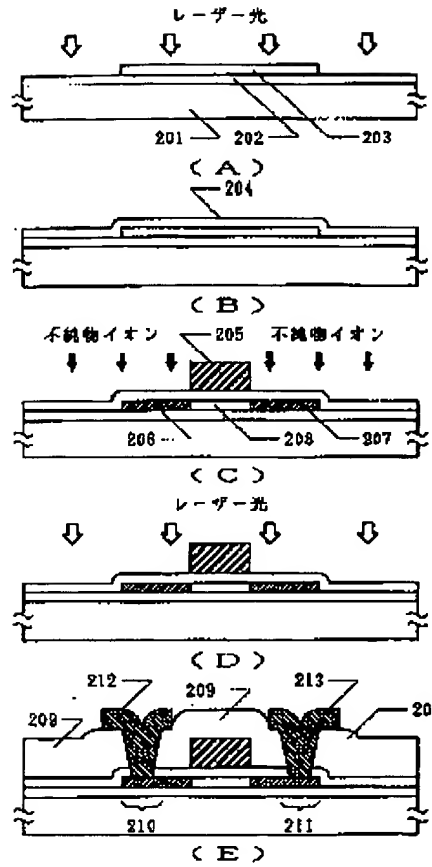
【図3】



【図4】



【図2】



【図5】

